

DIALOG(R)File 347:JAPIO

(c) 2005 JPO & JAPIO. All rts. reserv.

06547883 \*\*Image available\*\*

POLYCRYSTALLINE SEMICONDUCTOR FILM MANUFACTURING DEVICE

PUB. NO.: 2000-133612 [JP 2000133612 A]

PUBLISHED: May 12, 2000 (20000512)

INVENTOR(s): OGAWA KAZUHIRO

MOCHIZUKI YASUHIRO

USAMI KATSUHIRO

APPLICANT(s): HITACHI LTD

APPL. NO.: 11-342808 [JP 99342808]

Division of 03-051270 [JP 9151270]

FILED: March 15, 1991 (19910315)

INTL CLASS: H01L-021/268; H01L-021/20; H01L-029/786; H01L-021/336

ABSTRACT

PROBLEM TO BE SOLVED: To provide a polycrystalline silicon film having uniform crystal grain diameter and excellent crystallizability by a method wherein an amorphous silicon film is modified to a polycrystalline silicon film by annealing.

SOLUTION: A glass substrate 10, where an amorphous silicon film 11 is formed, is set on a non-oxidizing atmosphere chamber 13 provided with a sample holder 12 with a substrate heating structure in this manufacturing device. The glass substrate 10 is heated up when laser annealing is performed by projecting an XeCl excimer laser on the amorphous silicon film, and the substrate side of the amorphous silicon film is heated up. As a result, a temperature distribution is formed in the direction of film thickness of the amorphous silicon film, crystallization is started from surface layer, and polycrystalline silicon having uniform crystal grain diameter and excellent crystallizability can be obtained. The surface layer of the amorphous silicon film is cooled by the inert gas with which the atmosphere in the chamber 13 is cooled using a cooling structure 22, and crystallizability is started from the surface layer.

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-133612

(P 2 0 0 0 - 1 3 3 6 1 2 A)

(43) 公開日 平成12年5月12日(2000.5.12)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	テ-マ-コ-ト' (参考)
H01L 21/268		H01L 21/268	G
			F
21/20		21/20	
// H01L 29/786		29/78	627 G
21/336			

審査請求 有 請求項の数 4 O L (全5頁)

(21) 出願番号 特願平11-342808  
 (62) 分割の表示 特願平3-51270の分割  
 (22) 出願日 平成3年3月15日(1991.3.15)

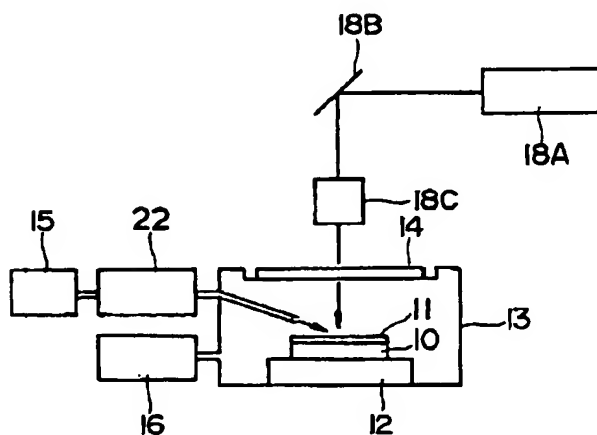
(71) 出願人 000005108  
 株式会社日立製作所  
 東京都千代田区神田駿河台四丁目6番地  
 (72) 発明者 小川 和宏  
 茨城県日立市大みか町七丁目1番1号 株  
 式会社日立製作所日立研究所内  
 (72) 発明者 望月 康弘  
 茨城県日立市大みか町七丁目1番1号 株  
 式会社日立製作所日立研究所内  
 (72) 発明者 宇佐美 勝久  
 茨城県日立市大みか町七丁目1番1号 株  
 式会社日立製作所日立研究所内  
 (74) 代理人 100066979  
 弁理士 鞆沼 辰之

(54) 【発明の名称】 多結晶半導体膜の製造装置

(57) 【要約】

【目的】 非晶質シリコン膜をレーザアニールし、多結晶シリコン膜に改質するプロセスにより、結晶粒径が均一であり結晶性の優れた多結晶シリコン膜を提供する。

【構成】 基板加熱機構付サンプルホルダ12を備えた非酸化性雰囲気チャンバー13内に非晶質シリコン膜11を形成したガラス基板10をセットする。基板上的非晶質シリコン膜にXeClエキシマレーザを照射してレーザアニールする時に、基板を加熱し、前記非晶質シリコン膜の基板側を加熱する。これにより、非晶質シリコン膜の膜厚方向に温度分布ができ、表面層から結晶化が始まり、結晶粒径が均一で、結晶性の優れた多結晶シリコンが得られる。該チャンバー13内の雰囲気を冷却機構22で冷却した不活性ガスとして、非晶質シリコン膜の表面層を冷却し、これによって表面層から結晶化させてもよい。



(2)

特開2000-133612

1

2

## 【特許請求の範囲】

【請求項1】 少なくとも一方向に移動可能なステージ及び前記ステージに設置した加熱機構付サンプルホルダーを内装したチャンバーと、前記加熱機構付サンプルホルダーに保持されたサンプルに、ミラー及びビーム均一化機構を介してレーザ光を照射するレーザ発振器と、前記チャンバーを排気する真空排気系と、前記チャンバーに非酸化性ガスを供給する雰囲気ガス供給系と、を含んでなる多結晶半導体膜の製造装置。

【請求項2】 前記チャンバーと前記非酸化性ガスを供給する雰囲気ガス供給系の間に介装されて非酸化性ガスを冷却する冷却機構を有することを特徴とする請求項1記載の多結晶半導体膜の製造装置。

【請求項3】 前記移動可能なステージは、少なくとも水平方向に移動可能であることを特徴とする請求項1又は2に記載の多結晶半導体膜の製造装置。

【請求項4】 前記移動可能なステージは、水平方向及び垂直方向に移動可能であることを特徴とする請求項1又は2に記載の多結晶半導体膜の製造装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は多結晶半導体薄膜の製造方法におけるレーザアニールによる結晶性の制御方法及びそれを用いて製造された薄膜半導体装置並びにその製造装置に関する。

【0002】

【従来の技術】従来、基板上に形成した非晶質半導体薄膜をレーザアニールし、多結晶半導体薄膜に改質するプロセスとしては、特開昭63-25913号公報やIEEE TRANSACTION ELECTRON DEVICES, VOL. 36, NO. 12, DECEMBER 1989 p2868-2872に記載された例がある。これらの従来例では、アニールの雰囲気は真空中もしくは不活性ガス中であり、基板温度は室温としている。真空中或いは不活性ガス中でレーザアニールすることにより空気中の酸素や水分及びその他の有害不純物原子を減少させ、また表面に酸化膜等が形成されることを防止している。

【0003】

【発明が解決しようとする課題】上記従来技術は、レーザアニール時に薄膜中に酸素原子、炭素その他の異物が混入するコンタミ現象や自然酸化膜の形成防止に関しては考慮されているが、得られた多結晶半導体薄膜の結晶粒径の均一性の保持や結晶粒の膜厚方向の分布に関して配慮がされていない。そのため、これを用いて多数の薄膜半導体装置を製造した場合、その電気特性のばらつきが生ずる。

【0004】本発明の課題は、多結晶半導体薄膜の電気特性のばらつきを減少させるにある。

【0005】

【課題を解決するための手段】上記目的を達成するために、本発明はレーザ照射時に基板側を高温に、半導体薄

膜表面が低温になるような温度勾配を設けることを特徴としたものである。前記温度勾配を設ける手段としては、レーザアニール時に基板を加熱する方法、熱伝導に優れた非酸化性ガスを照射雰囲気を使用する方法、前記非酸化性ガスを予め冷却して注入する方法、及びこれらの方法の組合せがある。さらに前記温度勾配を設ける手段として、レーザアニール装置に、基板加熱機構及びまたはチャンバー内に導入されるガスの冷却機構を備えてもよい。

【0006】

【作用】非晶質シリコン膜の表面層にレーザ照射し熔融固化させる場合、一般には、冷却固化は、膜の内部のレーザ照射により熔融しなかった部分と熔融した部分の境界部から始まり、最終的に最表面層が固化する。シリコン膜表面層を低温にし、基板側を高温にしておくことで冷却固化がシリコン膜表面から起こる。これにより不均一な下地膜との界面の影響を受けずに自由表面から結晶化が起こり、シリコン膜上層部の粒径は均一となり、かつ粒径が大きくなる。なおかつ、基板を加熱しておくことでシリコン膜の下層部(基板側部分)の冷却速度が遅くなり、シリコン膜下層部でも粒径を大きくすることができ、このように基板を高温に、シリコン膜表面を低温にしておくことで、膜全体が均一かつ大きな粒径の結晶からなる多結晶シリコン膜が形成される。膜全体が均一かつ大きな粒径の結晶から形成されるので、半導体装置の電気特性のばらつきも少なくなる。

【0007】

【実施例】以下、本発明の実施例を図面を用いて詳細に説明する。

【0008】実施例1

図1は、本発明の実施例のレーザアニール装置の要部構成を示すブロック図である。本装置は、石英製の窓を有するチャンバー13と、その真空排気系16と、前記チャンバー13に雰囲気ガスを供給する雰囲気ガス供給系15と、該雰囲気ガス供給系15とチャンバー13の間に介装されて雰囲気ガスを冷却する冷却機構22と、該チャンバー13にレーザ光を投射するレーザ系18とを含んで成る。チャンバー13内にはx-y-zステージ及びそれに設置した加熱機構付サンプルホルダー12が内蔵されている。レーザ系18は、XeClエキシマレーザビームを発生するレーザ発振器18Aと、ミラー18Bと、ビーム均一化機構18Cとを含んで構成されている。

【0009】まずサンプルをチャンバー13内のサンプルホルダー12にセットし、基板加熱機構により基板を300℃に加熱した。サンプルとしては、ガラス基板10上にLP-CVD法により非晶質シリコン膜11を厚さ100nm形成したものをを用いた。次に、真空排気系16によりチャンバー13内を圧力が1mPaになるまで排気し、その後、雰囲気ガス供給系15によりアルゴン、ネオンに比べて熱伝導性の優れたヘリウム(He)をチャンバー13内が1気圧(ほぼ101

(3)

特開2000-133612

3

4

325Pa)になるまで注入した。その後、サンプル表面にXeClエキシマレーザを照射してレーザアニールした。レーザは発振波長308nm、パルス幅28nsのものを使用し、照射エネルギーは250mJ/cm<sup>2</sup>の条件でアニールした。このアニールの際、雰囲気中のHeガスの存在と基板の加熱により、非晶質シリコン膜には、基板側が高く表面側が低くなる温度勾配が形成された。上記アニールプロセスにより得られた多結晶シリコン膜の断面TEM写真を見ると、シリコン膜全体が均一な100nm程度の結晶粒径となっていた。結晶性に関しては、air中で基板加熱なしでレーザアニールしたものと、本実施例の方法によりレーザアニールしたもののX線回折強度を比較すると、前者は回折強度が約0.8kcpsなのに対し、後者は約1.5kcpsと2倍程度の差が生じ、これは後者の結晶成分が緻密であることを示している。以上のように、本実施例によれば、結晶粒径が均一で、かつ結晶粒子の分布が緻密な結晶性に優れた多結晶シリコン膜が形成できた。

#### 【0010】実施例2

図1に示したレーザアニール装置を用いて、プラズマCVD法で形成した膜厚10、20、40、60、80、100nmの非晶質シリコン膜を結晶化した。プラズマCVD法による成膜はガラス基板上に、原料ガスとして水素H<sub>2</sub>とモノシランSiH<sub>4</sub>を用い、圧力80Pa、基板温度300℃、RFパワー60Wの条件で形成した。まず、プラズマCVD法で非晶質シリコン膜を成膜した場合は、膜中に水素が多量に含有されるために、前記シリコン膜に高エネルギーのレーザ照射すると膜の剥離が発生する。そのため、レーザアニールする前処理として、水素を減らす工程を加えた。この工程としては、約400℃の熱アニールを行う方法や連続発振のレーザを照射する方法などがあるが、本実施例では400℃で15分間窒素雰囲気中で熱アニールし、膜中に含まれる水素濃度を9%以下に減らした。その後、図1に示した装置にサンプルをセットし、上述実施例と同様なプロセスでレーザアニールした。得られた多結晶シリコン膜の結晶性について、図2に示す。縦軸は、X線回折評価の結果得られた(111)面、(220)面、(311)面からの回折強度の和を膜厚で割ったものであり、横軸は非晶質シリコン膜の膜厚である。図2から、基板加熱しない従来の方法でレーザアニールした場合の特性Aと比べると、本実施例(特性B)のものは、膜厚に依らず均一に、かつ非晶質シリコン膜全体を結晶化できることが判った。又、X線回折ピークの半値幅より算出できる結晶子サイズと膜厚の関係を、結晶子サイズ(nm)を縦軸に膜厚(nm)を横軸にとって図3に示す。この結果から、本実施例のもの(特性B)は結晶子サイズも膜厚に依らずにほぼ一定な12nm程度の値が得られ、従来法(特性A)に比べて均一性が優れていることがわかる。なお、結晶子は、顕微鏡的物体で結晶の初期的形成物をいう。本実施例によっても、前記第1の実施例と同様の効果が得られた。

#### 【0011】実施例3

本発明を薄膜トランジスタ(TFT)形成プロセスに適用した場合について述べる。ガラス基板上にゲート電極となるCr膜2をスパッタ法により厚さ120nm堆積し、ホトエッチング工程によりゲート電極パターンにパターンニングする(図4)。その後、プラズマCVD法により、ゲート絶縁膜としてのSiN膜3及び半導体能動層としての非晶質シリコン膜4を連続して堆積させる(図5)。SiN膜3の形成条件は、基板温度350℃、ガス流量はSiH<sub>4</sub> 10sccm、NH<sub>3</sub> 60sccm、N<sub>2</sub> 200sccmとし、膜厚350nm堆積した。非晶質シリコン膜4の形成条件は基板温度300℃、ガス流量はH<sub>2</sub> 200sccm、SiH<sub>4</sub> 70sccmとし、膜厚100nm堆積した。その後、熱処理して水素含有量を減少させてから図1に示した装置を用いて、本発明の方法により結晶化を行った。冷却機構22で室温以下に冷却したArガスをサンプル表面に吹き付け、基板加熱温度を300℃、XeClエキシマレーザの照射エネルギーを260mJ/cm<sup>2</sup>として、非晶質シリコン膜4に基板側が高く表面側が低くなる温度勾配を形成した。非晶質シリコン膜4が結晶化されて多結晶シリコン膜5となった後の構造断面図を図6に示す。その後、n型シリコン膜6をプラズマCVD法により230℃で40nm堆積し、所定のパターンにホトエッチングによりパターンニングした。そして、ソース・ドレイン電極としてスパッタ法により100℃でCr膜7を60nm、Al膜8を370nm形成した。上記プロセスの後、ホトエッチング工程により、まずAl膜8及びCr膜7をソース・ドレイン電極パターンとなるように選択除去し、次にn型シリコン膜6をドライエッチングにより除去し、チャネル領域を形成した。この時の構造断面図を図7に示す。

【0012】TFT形成後、SiN膜中の固定電荷を除去するためにN<sub>2</sub>中で200℃で1時間熱処理し、ゲート電圧とドレイン電流の関係を測定した。その結果、200mm×260mmの大きさのガラス基板上に形成したTFTの特性は、電界効果移動度45±10cm<sup>2</sup>/V・s、しきい値電圧2.4±0.4Vの良好な特性が得られた。一方、本発明の方法を用いず、基板加熱なしの真空中でレーザアニールした場合のTFTの特性は、電界効果移動度は平均15cm<sup>2</sup>/V・s、最大52cm<sup>2</sup>/V・s、最小8cm<sup>2</sup>/V・sと小さく、かつばらつきが大きい。以上のように、本実施例によれば、電気的特性の優れたTFTが形成できた。

#### 【0013】実施例4

次に、本発明を駆動回路一体型TFTアクティブマトリクス方式液晶ディスプレイに適用した実施例について説明する。前記液晶ディスプレイの概略図を図8に示す。画素部100と駆動回路部101は、基板1上に同一のプロセスで形成されるTFTで構成されている。これらのTFTは、プラズマCVD法で形成した非晶質シリコン膜の含有水素量を減らした後に、図1で示した実施例と同様なプロセスで結晶化された。この時の基板加熱温度は300℃である。前述のようにして、図8に示した液晶ディスプレイを作成した。その際、透明電極、保持容量部の形成に関

(4)

特開 2000-133612

5

6

しては従来と同一の方法を用いた。以上のようにして、駆動回路一体型TFTアクティブマトリクス方式液晶ディスプレイが形成できた。本実施例によれば、同一基板上に、一つの工程で同時に画素部100と駆動回路部101が形成されるので、製造工程が簡単化かつ短縮され、液晶ディスプレイのコンパクト化及びコスト低減の効果が得られた。

【0014】上記各実施例では、レーザアニール時の基板加熱温度は、いずれも300℃であるが、加熱温度は、レーザアニール時に結晶化しようとしている膜からの上下方向(基板と垂直の方向)への放熱量がほぼ均一になるように設定すればよい。また、雰囲気ガス供給系15から不活性ガス等の非酸化性ガスを供給する際に、冷却機構22でそのガスを冷却し、結晶化しようとしている膜の表面側からの放熱を促進することによって基板の加熱と合わせて膜からの放熱量を制御することができる。ただし、基板の加熱温度は、基板としてガラスが用いられている場合は至点以下(例えばコーニング7059ガラスで約600℃以下)、シリコン基板の場合はその融点以下に押さえる必要がある。

【0015】

【発明の効果】本発明によれば、非晶質半導体膜レーザアニール時に該非晶質半導体膜が基板側から加熱されるので、該膜の結晶化が膜の表面側からも進行し、非晶質半導体膜を、結晶粒径が半導体膜の深さ方向にも均一な多結晶半導体膜に改質することが可能となり、電気特性及びその均一性にも優れている薄膜半導体装置が製造される効果がある。

【図面の簡単な説明】

【図1】本発明の第1の実施例である半導体製造装置の要部構成を示すブロック図である。

【図2】本発明の第2の実施例の膜厚とX線回折による結晶性の評価結果の関係を示すグラフである。

【図3】本発明の第2の実施例の膜厚と結晶子サイズの

関係を示すグラフである。

【図4】本発明の第3の実施例の製造工程(ゲート電極形成時)におけるTFTの断面模式図である。

【図5】本発明の第3の実施例の製造工程(シリコン膜形成時)におけるTFTの断面模式図である。

【図6】本発明の第3の実施例の製造工程(シリコン膜結晶化後)におけるTFTの断面模式図である。

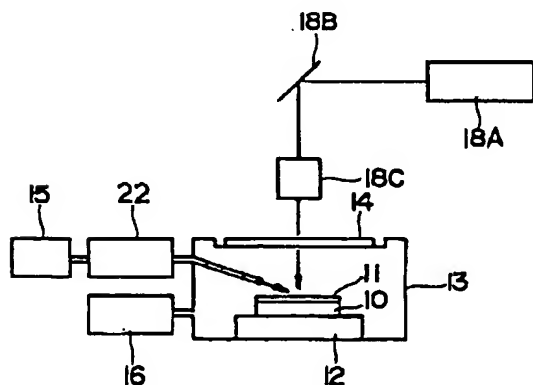
【図7】本発明の第3の実施例であるTFTの断面模式図である。

【図8】本発明の第4の実施例である、駆動回路と表示部とが同時に形成された一体型液晶ディスプレイの要部配置を示す平面図である。

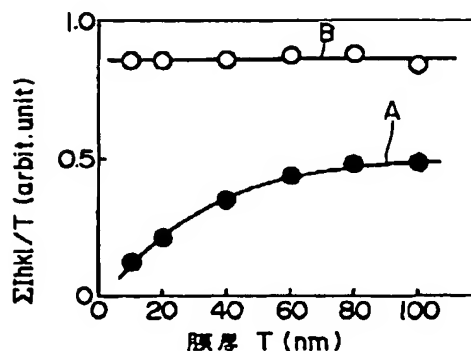
【符号の説明】

- 1 ガラス基板
- 2 Cr膜
- 3 SiN膜
- 4 非晶質シリコン膜
- 5 多結晶シリコン膜
- 6 n型シリコン膜
- 7 Cr膜
- 8 Al膜
- 10 ガラス基板
- 11 非晶質シリコン膜
- 12 基板加熱機構付サンプルホルダー
- 13 チャンバー
- 14 石英窓
- 15 雰囲気ガス供給系
- 16 真空排気系
- 18A エキシマレーザ発振器
- 18B ミラー
- 18C ビーム均一化機構
- 100 画素部
- 101 駆動回路部

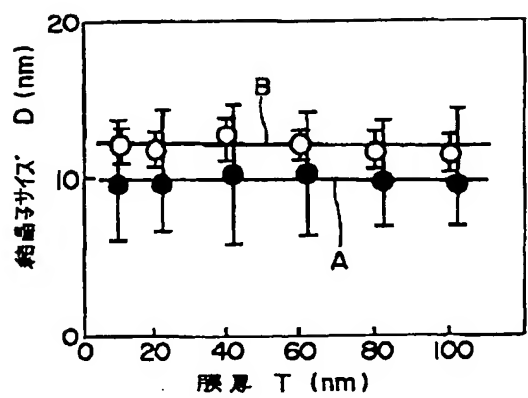
【図1】



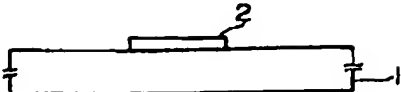
【図2】



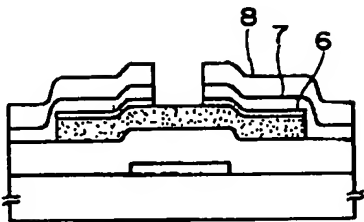
【図3】



【図4】



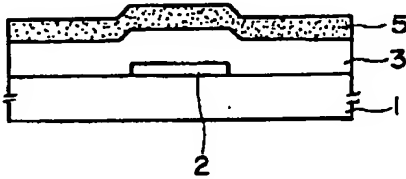
【図7】



【図5】



【図6】



【図8】

